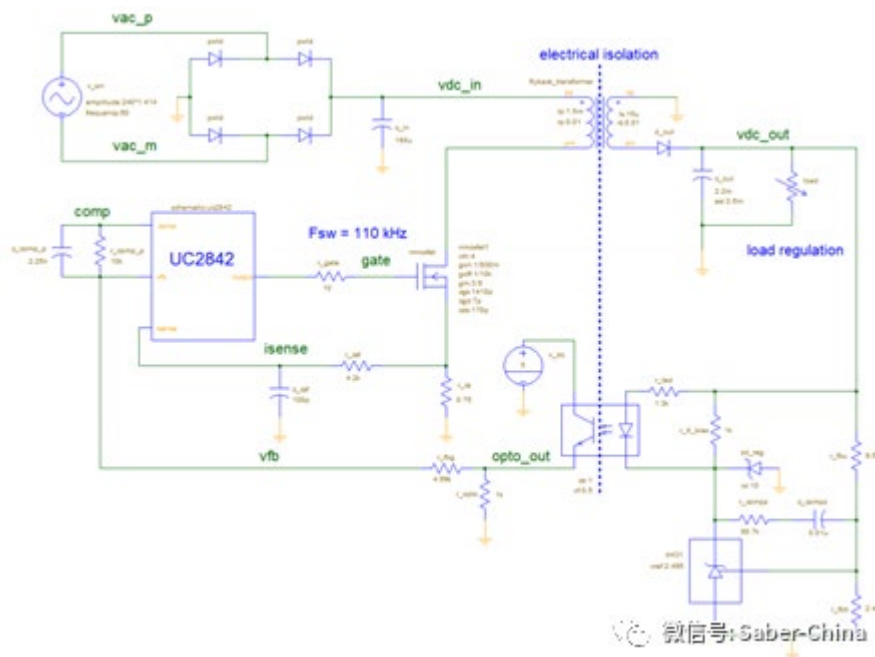


# SaberEXP 仿真实例：离线反激变换器

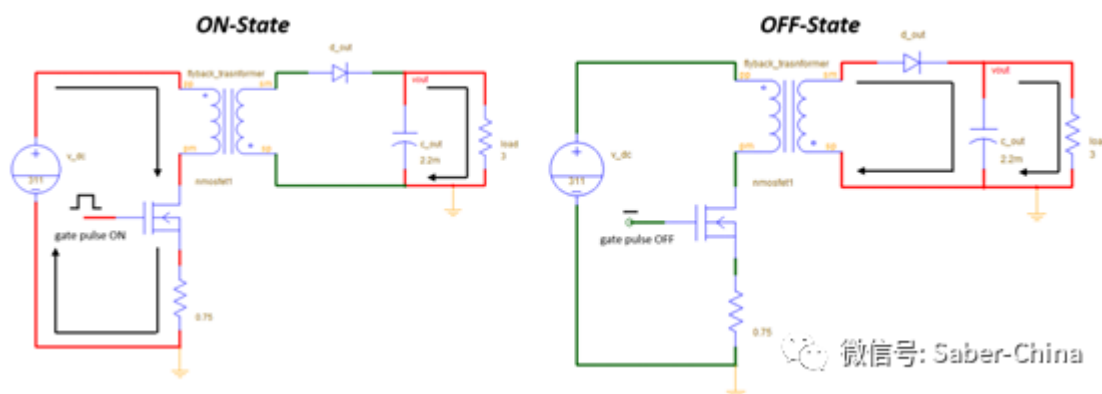
## 概述

本实例展示了在连续电流模式 (CCM) 下运行的离线反激式转换器中峰值初级电流控制的实现。峰值初级电流控制是基于 IC UC2842 中使用的控制技术实现的。UC2842 模型使用器件库中的通用模板进行创建，用来做时域和频域仿真分析。最后，将实测数据和仿真结果进行了比较。



## 介绍

反激电源拓扑基于 buck-boost 理论，使用变压器替代了功率电感。同时变压器将输入侧和输出侧进行了隔离。使用变压器的另一个优点是输出电压可以通过线匝比进行调节。如下图所示，反激变换分为两个状态。



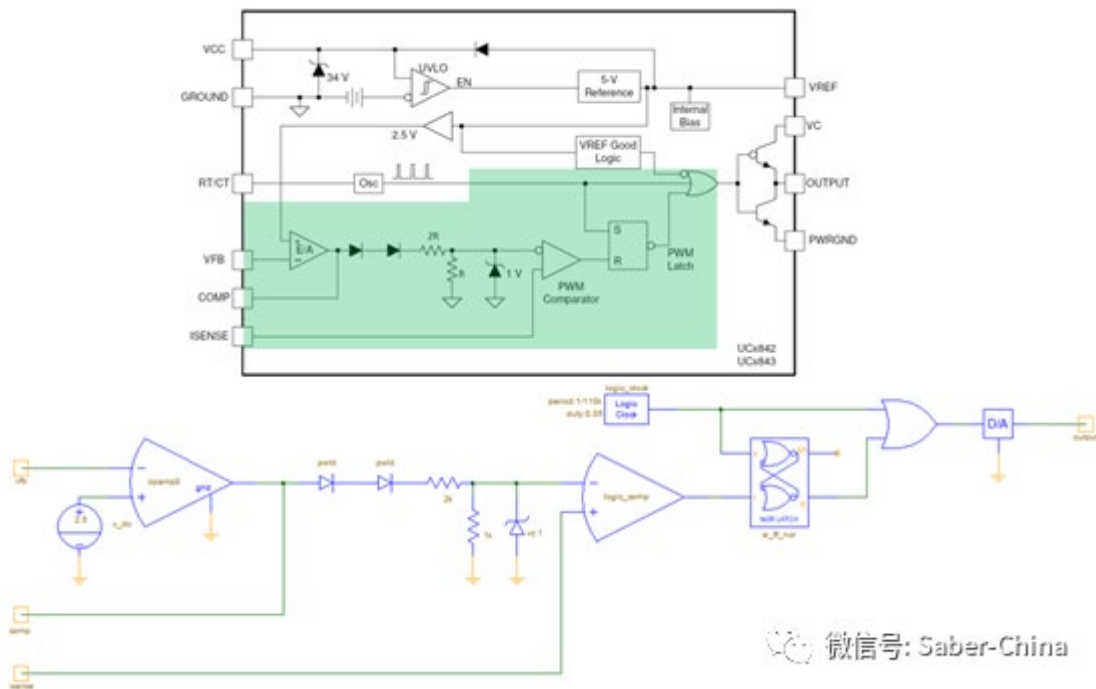
第一种状态，功率半导体开关 1 导通，能量从输入侧存储到变压器一次侧，在变压器的二次侧，输出二极管处于反偏状态，负载有储能电容  $C_{out}$  提供能量。

第二种状态，功率半导体开关 1 关断，变压器一次侧的能量传入二次侧，输出二极管正偏，二次侧的能量存储到储能电容和输出负载上。

在 CCM 模式下，变压器中储存的全部能量在关闭期间不会转移。当下一个导通周期开始时，一部分能量会留在变压器铁芯中。因此，一次侧电流从每个循环开始时大于零的值开始。

在闭环设计中，在峰值电流模式下，控制器调节转换器的峰值电流和占空比。控制器内部有一个电流控制回路，该回路包含一个探测初级电感电流斜坡的小电流感测电阻。该电流检测电阻器将电感电流波形转换为电压信号后，直接输入到初级侧 PWM 比较器。内部环路根据输入电压大小确定误差放大器输出的响应。输出电压控制环路输出根据负载的瞬态特性进行调节。隔离输出的反馈电压由二次侧误差放大、隔离光耦、可调电压参考源(如 TL431)组成，TL431 工作在并联调节模式下，在通用模型库中对应的模型是 pvreg。误差信号通过光耦将二次侧信号转换到初级隔离侧。光耦除了提供隔离外，还反馈输出电压的幅值信息。光耦的发射极连接到误差放大器的反相引脚，完成隔离的闭环电路。

原边侧的误差放大，PWM 控制器和门级驱动电路包含在 UC2842 芯片中，在 SaberEXP 中使用层次性原理图 uc2842.xsch 对该芯片的基本功能进行了建模封装，如下图。



反激变换器更加详细的分析可以通过仿真来研究。在这个例子中，输入侧电压是 240V 60Hz，负载使用时变电阻模拟。

## 设计

设计需求规格如下表

Specification	Rating			Unit
	Min	Nom	Max	
Input AC voltage (V <sub>IN</sub> )	85	115/230	265	V <sub>RMS</sub>
Line frequency (F <sub>LINE</sub> )	47	50/60	63	Hz
Switching frequency (F <sub>SW</sub> )		100		kHz
Output voltage (V <sub>OUT</sub> )	11.75	12	12.25	V
Output current (I <sub>OUT</sub> )	0	4		A
Output voltage ripple (ΔV <sub>OUT</sub> )			100	mV
Efficiency (η)		85%		

功率电路和功率极点和零点的设计公式如下表所示

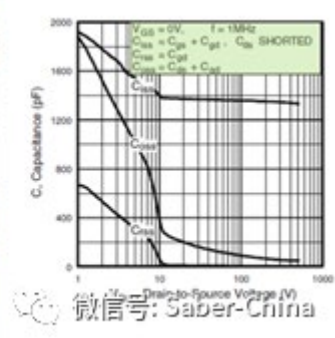
Parameter	Formula	Calculation
Minimum input capacitance	$C_{IN} = \frac{2 \times P_{IN} \times \left(0.25 + \frac{1}{\pi} \times \arcsin\left(\frac{V_{BULK(min)}}{\sqrt{2} \times V_{IN(min)}}\right)\right)}{(2 \times V_{IN(min)}^2 - V_{BULK(min)}^2) \times F_{LINE(min)}}$	$C_{IN} = \frac{2 \times 56.47 \times \left(0.25 + \frac{1}{\pi} \times \arcsin\left(\frac{75}{\sqrt{2} \times 85}\right)\right)}{(2 \times 85^2 - 75^2) \times 47} = 126 \mu F \text{ (selected } 180 \mu F)$
Turns ratio	$N_{PS} = \frac{V_{REFLECTED}}{V_{OUT}},$ $V_{REFLECTED} = 0.8 \times (V_{OS(rated)} - 1.3 \times V_{BULK(max)})$	$N_{PS} = \frac{0.8 \times (650 - 1.3 \times 375)}{12} = 10.85$ <p>(round off into 10)</p>
Maximum duty cycle	$D_{MAX} = \frac{N_{PS} \times (V_{OUT} + V_f)}{V_{BULK(min)} + N_{PS} \times (V_{OUT} + V_f)}$	$D_{MAX} = \frac{10 \times (12 + 0.6)}{75 + 10 \times (12 + 0.6)} = 0.627$
Primary inductance	$L_P = \frac{1}{2} \times \frac{(V_{BULK(min)})^2 \times \left(\frac{N_{PS} \times V_{OUT}}{V_{BULK(min)} + N_{PS} \times V_{OUT}}\right)^2}{0.1 \times P_{IN} \times F_{SW}}$	$L_P = \frac{1}{2} \times \frac{(75)^2 \times \left(\frac{10 \times 12}{75 + 10 \times 12}\right)^2}{0.1 \times 56.47 \times 110k} = 1.71 \text{ mH}$ <p>(round off into 1.5 mH)</p>
Minimum output capacitance	$C_{OUT} \geq \frac{I_{OUT} \times \frac{N_{PS} \times V_{OUT}}{V_{BULK(min)} + N_{PS} \times V_{OUT}}}{0.001 \times F_{SW} \times V_{OUT}}$	$C_{OUT} \geq \frac{4 \times \frac{10 \times 12}{75 + 10 \times 12}}{0.001 \times 100k \times 12} = 1865 \mu F$ <p>(selected 2200 μF)</p>
Frequency of ESR zero	$F_{ESRz} = \frac{1}{2 \times \pi \times R_{ESRz} \times C_{ESRz}}$	$F_{ESRz} = \frac{1}{2 \times \pi \times 2.5m \times 2200\mu} = 28.9 \text{ kHz}$
Frequency of RHP zero	$F_{RHPz} = \frac{R_{OUT} \times (1 - D)^2 \times (N_{PS})^2}{2 \times \pi \times L_P \times D}$	$F_{RHPz} = \frac{3 \times (1 - 0.627)^2 \times (100)^2}{2 \times \pi \times 1.5m \times 0.627} = 7.07 \text{ kHz}$
Frequency of first pole	$F_{P1} = \frac{\frac{(1 - D)^3}{\tau_L} + 1 + D}{2 \times \pi \times R_{OUT} \times C_{OUT}},$ $\tau_L = \frac{2 \times L_P \times F_{SW}}{R_{OUT} \times (N_{PS})^2}$	$F_{P1} = \frac{\frac{(1 - 0.627)^3}{1.1} + 1 + 0.627}{2 \times \pi \times 3 \times 2200\mu} = 40.37 \text{ Hz}$
Frequency of second pole	$F_{P2} = \frac{F_{SW}}{2}$	$F_{P2} = \frac{110k}{2} = 55 \text{ kHz}$
DC open-loop gain	$G_0 = \frac{R_{OUT} \times N_{PS}}{R_{CS} \times A_{CS}} \times \frac{1}{\frac{(1 - D)^2}{\tau_L} + (2 \times M) + 1}$ $M = \frac{V_{OUT} \times N_{PS}}{V_{BULK(min)}}$	$G_0 = \frac{3 \times 10}{0.75 \times 3} \times \frac{1}{\frac{(1 - 0.627)^2}{1.1} + (2 \times 1.6) + 1} = 3.082$

输入电源功率 Pin 通过最大输出功率的 85%计算,

### ➤ 功率开关参数设计

本设计的 MOSFET 使用模型库中的 N-mosfet 模板进行参量化设置, 根据 UC2842 的应用说明, MOS 管型号为 IRFB9N65A, 其数据特性如下表:

SPECIFICATIONS (T <sub>J</sub> = 25 °C, unless otherwise noted)						
PARAMETER	SYMBOL	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT
<b>Static</b>						
Drain-Source Breakdown Voltage	V <sub>DS</sub>	V <sub>GS</sub> = 0 V, I <sub>D</sub> = 250 μA	650	-	-	V
V <sub>DS</sub> Temperature Coefficient	ΔV <sub>DS</sub> /T <sub>J</sub>	Reference to 25 °C, I <sub>D</sub> = 1 mA	-	670	-	mV/°C
Gate-Source Threshold Voltage	V <sub>GS(th)</sub>	V <sub>DS</sub> = V <sub>GS</sub> , I <sub>D</sub> = 250 μA	2.0	-	4.0	V
Gate-Source Leakage	I <sub>GSS</sub>	V <sub>DS</sub> = ±30 V	-	-	±100	nA
Zero Gate Voltage Drain Current	I <sub>DSS</sub>	V <sub>DS</sub> = 650 V, V <sub>GS</sub> = 0 V	-	-	25	μA
		V <sub>DS</sub> = 520 V, V <sub>GS</sub> = 0 V, T <sub>J</sub> = 125 °C	-	-	250	
Drain-Source On-State Resistance	R <sub>DS(on)</sub>	V <sub>GS</sub> = 10 V, I <sub>D</sub> = 5.1 A	-	-	0.90	Ω
Forward Transconductance	g <sub>fs</sub>	V <sub>GS</sub> = 50 V, I <sub>D</sub> = 3.1 A	3.9	-	-	S
<b>Dynamic</b>						
Input Capacitance	C <sub>iss</sub>	V <sub>DS</sub> = 0 V, V <sub>GS</sub> = 25 V, f = 1.0 MHz, see fig. 5	-	1417	-	pF
Output Capacitance	C <sub>oss</sub>		-	177	-	
Reverse Transfer Capacitance	C <sub>rss</sub>		-	7.0	-	
Output Capacitance	C <sub>oss</sub>	V <sub>GS</sub> = 0 V, V <sub>DS</sub> = 1.0 V, f = 1.0 MHz	-	1912	-	pF
		V <sub>GS</sub> = 520 V, f = 1.0 MHz	-	48	-	



➤ 补偿网络设计

选择适当的元件，以便设计所需的增益、极点和零点，从而在整个工作范围内形成稳定的系统。电压调节器、光耦和误差放大器是环路的的不同阶段。每一级都与功率级相结合，形成一个稳定的系统。补偿网络的公式如下图：

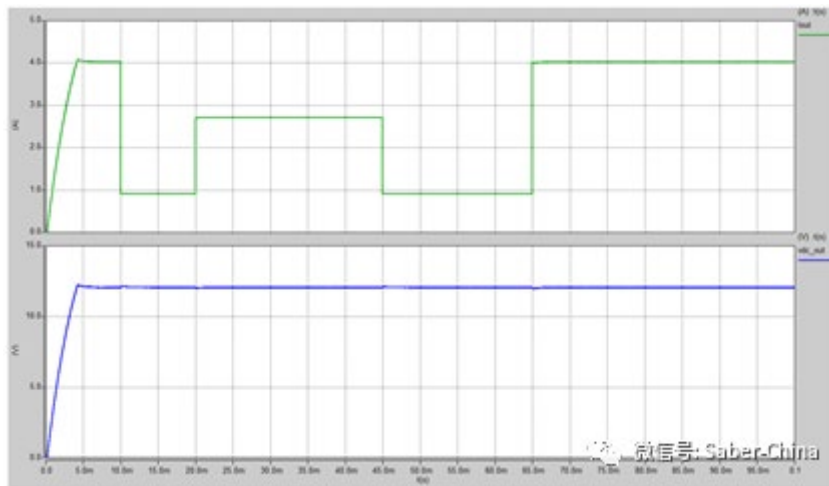
Parameter	Formula	Calculation
Bandwidth frequency	$F_{BW} = \frac{F_{RHPZ}}{4}$	$F_{BW} = \frac{7.07k}{4} = 1.77 \text{ kHz}$
Upper resistor of potential divider	$R_{FBU} = \frac{V_{OUT} - REF_{TL431}}{I_{FREF}}$	$R_{FBU} = \frac{12 - 2.495}{0.001} = 9.505 \text{ k}\Omega$ (selected 9.53 kΩ)
Lower resistor of potential divider	$R_{FBB} = \frac{REF_{TL431}}{V_{OUT} - REF_{TL431}} \times R_{FBU}$	$R_{FBB} = \frac{2.495}{12 - 2.495} \times 9.53k = 2.5 \text{ k}\Omega$ (selected 2.49 kΩ)
Frequency of compensation zero	$F_{COMPz} = \frac{F_{BW}}{10}$	$F_{COMPz} = \frac{1.77k}{10} = 177 \text{ Hz}$
Compensation zero capacitor	Assumed	$C_{COMPz} = 0.001 \mu\text{F}$
Compensation zero resistor	$R_{COMPz} = \frac{1}{2 \times \pi \times F_{COMPz} \times C_{COMPz}}$	$R_{COMPz} = \frac{1}{2 \times \pi \times 177 \times 0.01\mu} = 88.7 \text{ k}\Omega$
Compensation pole resistor	Assumed	$R_{COMPp} = 10 \text{ k}\Omega$
Compensation pole capacitor	$C_{COMPp} = \frac{1}{2 \times \pi \times F_{RHPZ} \times R_{COMPp}}$	$C_{COMPp} = \frac{1}{2 \times \pi \times 7.07k \times 10k} = 9.46 \text{ nF}$

仿真

➤ 瞬态仿真

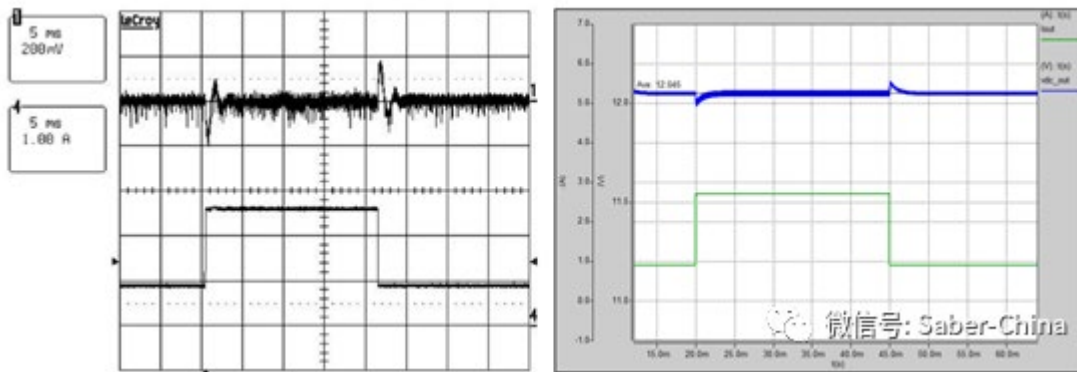
要验证负载调节期间离线反激变换器的瞬态行为，请执行以下步骤：

1. 设置瞬态时长为 100ms。
2. 绘制输出电压 vdc\_out 和负载电流 r\_time.load.i，将其标签名字可改为 iout。

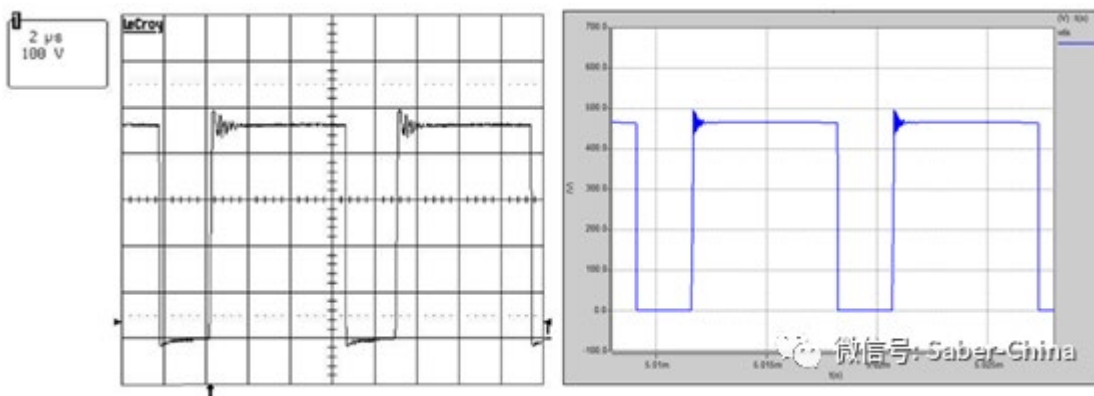


在 10ms 前，负载电流是 4A，10-20ms 负载电流降到 1A，随后电流升到 2.7A，再降到 0.9A，在 65ms 时，电流升到 4A，在整个瞬态过程中，输出电压为 12V。

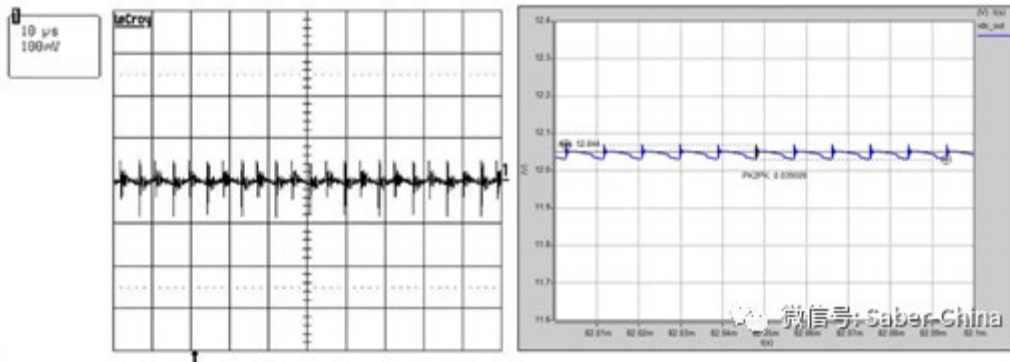
3. 将输出电流和输出电压波形放在一个界面中，调节坐标轴，将仿真波形与手册中的波形进行对比。



4. 新建一个波形显示界面，绘制功率管的 VDS 波形如下。



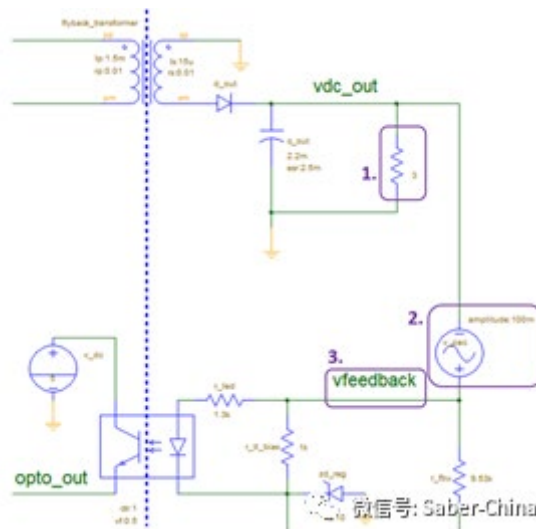
5. 新建一个波形显示界面，观察输出 vds-out 波形如下。



### ➤ 环路响应

在稳态条件下，采用 PAC 分析法对闭环频率响应进行分析。执行 PAC 分析，需要在反馈的开始处注入交流扰动量，这里用模型库中的 v\_pac 模型。在稳态下注入交流扰动仿真频率响应，请执行以下步骤：

1. 将负载电阻器更换为 3Ω 的电阻。这将确保转换器在满载电流下工作。
2. 在输出侧串联扰动模型 v\_pac，幅值设置为 100mV。
3. 将反馈网络的节点名称改为 vfeedback

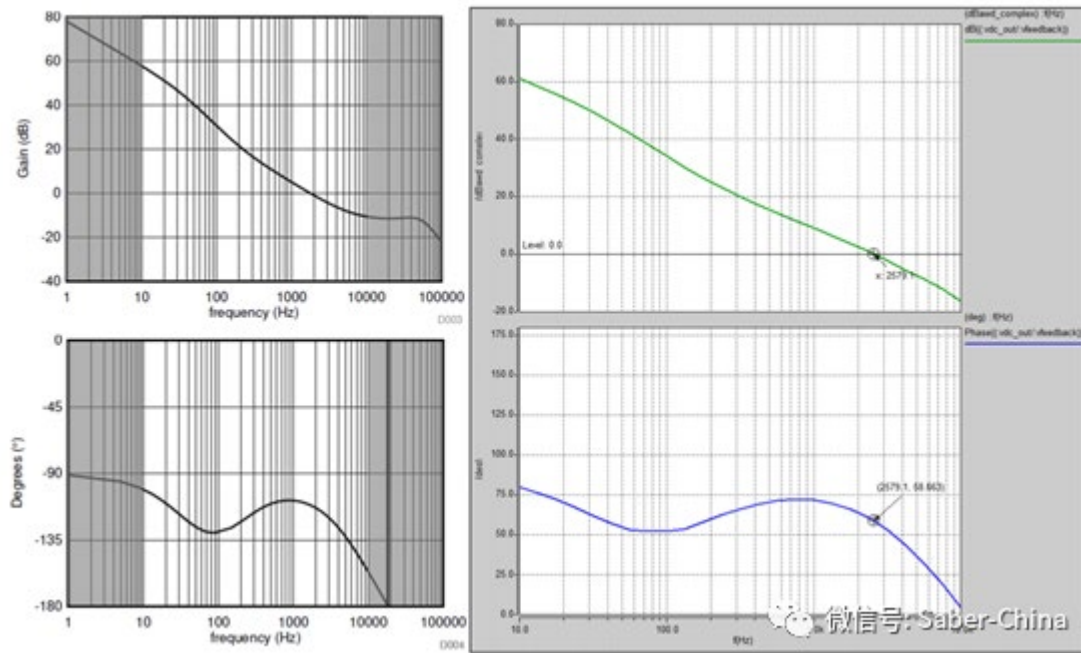


4. 保存更改并运行 PAC 分析。PAC 分析的模拟设置在此示例中已经预设。频率扫描范围为 10 Hz 至 10 kHz。

注意：低 fbegin (10hz) 和高开关频率 (110khz) 的组合预期会导致 PAC 分析的长执行时间。实际上，PAC 分析在内部对扫频信号的至少 3 个周期执行瞬态分析。当扫频为 10 Hz 时，将进行至少 300 ms 的瞬态分析。给定 110 kHz 的开关频率，将模拟至少 33000 个开关周期

5. 仿真完成后，结果图将显示在左侧的“结果”窗格中。

调用波形计算器将输出除以输入波形(即 vdc\ u out/vfeedback)。从模拟得到的频率为 2.58kHz。设计的相位裕度为 58.66°。



## 总结

本实例使用 SaberEXP 软件设计了基于 UC2842 的离线反激变换器峰值电流控制电路，并进行了仿真研究。仿真结果与实测结果吻合较好。该设计还可进一步用于研究光耦合器的老化行为等。